# राष्ट्रीय इलेक्ट्रॉनिकी एवं सूचना प्रौद्योगिकी संस्थान (रा.इ.सू.प्रौ.सं.), कालिकट

#### **NATIONAL INSTITUTE OF ELECTRONICS AND**

**INFORMATION TECHNOLOGY (NIELIT), CALICUT** 

(इलेक्ट्रॉनिक्स और सूचना प्रौद्योगिकी मंत्रालय, भारत सरकार की एक स्वायत्त वैज्ञानिक सोसायटी)

(An Autonomous Scientific Society of Ministry of Electronics & Information Technology, Government of India)

एनआईटी कैंपस पीओ, कालीकट - 673 601/NIT Campus PO, CALICUT - 673 601 ① **0495 2287266; Web:** <a href="https://nielit.gov.in/calicut/recruitments">https://nielit.gov.in/calicut/recruitments</a> Advt.No. 3(133)/97/CONTRACT/RECTT/2025/9

आवेदन जमा करने की अंतिम तिथि। LAST DATE FOR SUBMITTING APPLICATION: 02.07.2025

राष्ट्रीय इलेक्ट्रॉनिक्स और सूचना प्रौद्योगिकी संस्थान (NIELIT) कालीकट 1989 में स्थापित एक प्रमुख संगठन है और इलेक्ट्रॉनिक्स और आईटी के क्षेत्रों में शिक्षा, प्रशिक्षण, अनुसंधान और विकास तथा परामर्श में लगा हुआ है। NIELIT कालीकट भी NIELIT डीम्ड टू बी यूनिवर्सिटी का एक घटक परिसर है और पीएचडी, एम.टेक और एम.एससी सहित कई औपचारिक और अनौपचारिक प्रशिक्षण कार्यक्रम प्रदान करता है। हमें स्मार्ट लेब प्रोग्राम और अन्य वीएलएसआई संबंधित परियोजनाओं के लिए अनुबंध के आधार पर निम्नलिखित कर्मचारियों की आवश्यकता है। आवेदन जमा करने की अंतिम तिथि 02.07.2025 है।

National Institute of Electronics and Information Technology (NIELIT) Calicut is a premier organization established in 1989 and engaged in Education, Training, R&D and Consultancy in the areas of Electronics and IT. NIELIT Calicut is also a constituent campus of NIELIT Deemed to be University and offers many formal and non-formal training programs including Ph.D, M.Tech and M.Sc. We require the following staff on **contract basis** for the SMART Lab Programs and other VLSI related Projects. The last date for submitting Application is **02.07.2025.** 

परियोजना का नाम	: स्मार्ट लैब परियोजना
NAME OF THE P	ROJECT : SMART LAB PROJECT
पद का नाम/	परियोजना इंजीनियर
Name of the post	Project Engineer
पद की संख्या / No. of Post	01 (एक / One)
योग्यता/	<b>आवश्यक</b> ः इलेक्ट्रॉनिक्स/ इलेक्ट्रॉनिक्स और संचार/ इलेक्ट्रिकल/
Qualification	आवश्यकः इलेक्ट्रॉनिक्स/ इलेक्ट्रॉनिक्स और संचार/ इलेक्ट्रिकल/ इंस्ट्रमेंटेशन/ कंप्यूटर विज्ञान/ वीएलएसआई डिजाइन या संबंधित क्षेत्रों में बी.टेक/ बी.ई.
	777
	वीएलएसआई डिजाइन में एम.टेक/ एम.ई.
	वांछित:
	• वीएलएसआई/संबंधित विषयों में पीजी डिप्लोमा
	• निम्नलिखित में सिद्ध अनुभव :
	<ul> <li>शिक्षण/ प्रशिक्षण</li> </ul>
	• वीएलएसआई डोमेन में प्रयोगशाला सत्र आयोजित करना
	Essential: B.Tech/ B.E in Electronics/ Electronics &
	Communication/ Electrical/ Instrumentation/
	Computer Science/ VLSI Design or related fields
	Or M To sh / M E in VI St Design
	M.Tech/ M.E. in VLSI Design

# Desirable: PG Diploma in VLSI/ related Subjects Proven Experience in: Teaching/Training Conducting Lab Sessions in the VLSI domain • डिजिटल डिज़ाइन, वेरिलॉ्ग्/वीएचडीएल, एफ्पीजी्ए, एएसआईसी जॉब प्रोफाइल/ डिज़ाइन फ़्लो. सत्यापन. भौतिक डिज़ाइन आदि जैसे वीएलएसआई **Iob Profile** विषयों पर सैद्धांतिक और व्यावहारिक प्रशिक्षण सत्र प्रदान करें। वीएलएसआई उपकरण और एफपीजीए किट का उपयोग करके प्रयोगशाला प्रयोगों को डिज़ाइन और प्रबंधित करें। • परियोजना विकास और तकनीकी असाइनमेंट में छात्रों का मार्गदर्शन • पाठ्यक्रम सामग्री को बढ़ाने के लिए पाठ्यक्रम डेवलपर्स के साथ सहयोग • सेमीकंडक्टर डोमेन में उद्योग के रुझान, उपकरण और प्रौद्योगिकी के साथ अपडेट रहें। • कार्यशालाओं, वेबिनार और प्रमाणन कार्यक्रमों के आयोजन में सहायता करें। Deliver Theoratical and pratical training sessions on VLSI topics such as Digital Design, Verilog/VHDL, FPGA, ASIC Design Flow, Verification, Physical Design etc. Design and manage hands-on lab experiments using VLSI tools and FPGA kits Guide students in Project Development and Technical Assignments. Collaborate with curriculum developers to enhance course content. Stay updated with Industry Trends, tools and Technology in the semiconductor domain. Support in Organizing Workshops, webinars and certification programs. प्रमुख कौशल • डिजिटल इलेक्टॉनिक्स और लॉजिक डिज़ाइन आवश्यक • एचडीएल प्रोग्रामिंग (वेरिलॉग/ वीएचडीएल/ सिस्टम वेरिलॉग) **Key Skills** • एफपीजीए टूलचेन (विवाडो/ क्वार्टस II) Required • एएसआईसी डिज़ाइन फ्लो, सिम्लेशन, संश्लेषण उपकरण • मजबूत संचार और प्रस्तुति कौशल। Digital Electronics & Logic Design HDL Programming (Verilog/ VHDL/ System Verilog) FPGA Toolchains (Vivado/Quartus II) ASIC Design Flow, Simulation, Synthesis Tools Strong Communication & Presentation Skills.

उम्र/Age	35 वर्ष से कम/below 35 Years					
चयन प्रक्रिया/ Selection Process	अभ्यर्थियों का चयन टेस्ट/ साक्षात्कार में उनके प्रदर्शन के आधार पर किया जाएगा/ Candidates will be selected based on their performance in Test/ Interview					
सगाई की अवधि/ Duration of engagement	रक वर्ष, जिसे निष्पादन के आधार पर परियोजना अवधि के अंत तक बढ़ाया जा सकता है (परियोजना के साथ सह-समाप्ति) One year, extendable up to the end of project period based on the performance (co-terminus with the project)					
पारिश्रमिक सीटीसी (प्रति माह) / Remuneration CTC (per month)	संस्थान के मानदंडों के अनुसार (25,000 - 45,000 रुपये) योग्यता, अनुभव और साक्षात्कार में प्रदर्शन के आधार पर। संस्थान के मानदंडों के अनुसार वार्षिक वेतन वृद्धि के लिए पात्र। As per norms of the Institute (Rs 25,000 - 45,000 ) based on qualification, experience and performance in the interview. Eligible for yearly increment as per norms of the Institute.					

इच्छुक अभ्यर्थी निर्धारित प्रारूप में आवेदन कर सकते हैं तथा <u>02.07.2025</u> तक या उससे पहले <u>abr@nielit.gov.in</u> पर ईमेल द्वारा भी आवेदन जमा कर सकते हैं।

योग्यता/अनुभव के आधार पर, शॉर्टलिस्ट किए गए उम्मीदवारों को केवल ईमेल के माध्यम से साक्षात्कार के लिए सूचित किया जाएगा।

Interested candidates may apply in the **prescribed format attached** and also submit the application by email to <u>abr@nielit.gov.in</u> on or before <u>02.07.2025</u>.

Based on the qualifications/experience, short listed candidates will be intimated for interview **via email only**.

जहां तक संभव हो ऊपर दी गई सामग्री द्विभाषी प्रारूप में तैयार की गई है। यदि उपरोक्त सामग्री के अंग्रेजी और हिंदी संस्करणों के अर्थ और ⁄या व्याख्या में कोई विरोधाभास है, अंग्रेजी अर्थ और व्याख्या हिंदी अर्थ और व्याख्या पर हावी रहेगी।

The contents above are prepared on bi-lingual format as far as possible. If there is conflict in meaning and/or interpretation of English and Hindi versions of contents above, English meaning and interpretation will prevail over Hindi meaning and interpretation.

### सामान्य निर्देश / GENERAL INSTRUCTIONS

- केवल भारतीय नागरिक ही आवेदन करने के पात्र हैं।
- किसी भी प्रकार की प्रचार-प्रसार अयोग्यता होगी।
- भर्ती के संबंध में किसी भी प्रकार की अंतरिम जांच/पत्राचार पर विचार नहीं किया जाएगा।
- NIELIT केंद्र कालीकट विज्ञापित पद को भरने या न भरने का अधिकार सुरक्षित रखता है।
- कोई आवेदन शुल्क नहीं देना होगा।
- प्रासंगिक अनुभव वाले उम्मीदवारों को प्राथमिकता दी जाएगी। हालांकि, योग्य मामलों में इसमें छूट दी जा सकती है।
- अधिसूचित रिक्तियां अनंतिम हैं और परिवर्तन के अधीन हैं।
- अनुभव की गणना केवल पात्रता योग्यता प्राप्त करने के बाद की अवधि के लिए की जाती है।
- पारिश्रमिक योग्यता, अनुभव और साक्षात्कार में प्रदर्शन के आधार पर दिया जाएगा।
- संस्थान को आवेदनों की जांच के लिए मानदंड तय करने का अधिकार होगा ताकि साक्षात्कार के लिए बुलाए जाने वाले उम्मीदवारों की संख्या कम हो सके।
- विज्ञापन में निर्धारित आवश्यकताओं को पूरा करने मात्र से कोई उम्मीदवार साक्षात्कार के लिए योग्य नहीं माना जाएगा।
- साक्षात्कार में भाग लेने के लिए कोई टीए/डीए प्रदान नहीं किया जाएगा।
- यह चयन केवल केंद्र में अनुबंध नियुक्ति के लिए है और चयनित उम्मीदवार केंद्र में किसी भी पद पर नियमितीकरण का दावा नहीं कर सकते हैं।
- Only Indian nationals are eligible for apply.
- Canvassing in any form will be a disqualification.
- No interim enquiry/correspondence, whatsoever, will be entertained regarding the recruitment.
- NIELIT Centre Calicut reserves the right to fill or not to fill the post advertised.
- There will be no application fee required to be paid.
- Candidates with relevant experience will be preferred. However, the same may be relaxed in deserving cases.
- The vacancies notified are tentative and are subject to change.
- Experience is counted only for the period after obtaining the eligibility qualification.
- Remuneration will be based on qualification, experience, and performance in the interview.
- The Institute will have the right to fix criteria for screening the applications so as to reduce the number of candidates to be called for interview.
- Mere fulfilling of requirements as laid down in the advertisement does not qualify a candidate for interview.
- No TA/DA will be provided to attend the interview.
- This selection is only for contract engagement at the Centre and the selected candidate(s) cannot claim for regularisation in any of the positions at the centre.

#### **&&&&&&&&**

# राष्ट्रीय इलेक्ट्रॉनिकी एवं सूचना प्रौद्योगिकी संस्थान (रा.इ.सू.प्रौ.सं.), कालिकट NATIONAL INSTITUTE OF ELECTRONICS AND INFORMATION TECHNOLOGY (NIELIT), CALICUT

## **ENGAGEMENT OF STAFF ON CONTRACT**

(In case of application for multiple posts submit separate applications)

01	APPLICATION FOR THE POST OF							
02	NAME IN BLOCK LETTERS							
03	ADDRESS FOR COMMUNICATION							
					PIN			
MOE	BILE NO.				TELEPHONE NO.			
E-M.	AIL ID				04 AADHAR NO.			
05	DATE OF E	BIRTH			06	AGE		
07	WHETHER	WHETHER SC/ST/OBC			08	MARITAL		
09	FXAMINA'	TION PASSED	(FROM SS	L.C/10	TH ON	STAT WARE		
			<u> </u>					C 1 1. 1
Qualification University/Institution Y		Year	Year of Passing Percentage of Marks		of Marks	Subject studied		
X/SSLC/SSC								
XII/S	SSC							
Diplo	oma							
Degr	ree							
Post	Graduate							
1 031	Gradualt							

Othe	rs									
10	10 EMPLOYMENT RECORD & EXPERIENCE :									
Sl. No.	Employer	De		From To	)	Basic Pay & Allowances	Job profile			
11	DETAILS O	F PAPER PR	RESENTATION/I	NVOLVEM	ENT IN I	R&D ACTIVITIE	ES			
12	OTHER RE	EMARKS, I	F ANY							
I,										
Date			Signature of C	Candidate						